

Circuitos y Sistemas Digitales

Circuitos de salida múltiple

Clase 12



1. INTRODUCCIÓN DE LA CLASE

En el estudio de los sistemas digitales, es fundamental comprender cómo se manejan y controlan múltiples señales dentro de un circuito. Los multiplexores y demultiplexores son componentes clave en este contexto, ya que permiten la selección y distribución eficiente de datos a través de líneas compartidas. Estos dispositivos pertenecen a una categoría de circuitos combinacionales conocidos como circuitos de salida múltiple, debido a su capacidad para gestionar múltiples entradas o salidas según sea el caso.

Este tema aborda conceptualmente las funciones, estructuras internas, operaciones lógicas y aplicaciones prácticas de los multiplexores y demultiplexores. Se cubrirán definiciones, ejemplos ilustrativos y su uso en tablas de verdad como reemplazo a la lógica binaria, con el objetivo de proporcionar una base sólida para el diseño e implementación de circuitos digitales.

Clase 12: Circuitos de salida múltiple.

Resultado o resultados de aprendizaje que será abordado con el contenido de la clase. **(No agregue los criterios)**

Realizar pruebas y depuración de circuitos digitales, para llegar a la identificación y solución de problemas de manera eficiente.

3.8.4 Circuitos de Salida Múltiple: Multiplexores

A. Concepto Básico y Aplicaciones

Un multiplexor (MUX) es un circuito digital combinacional que selecciona una entrada de entre varias disponibles y la dirige hacia una única salida, basándose en una combinación de señales de selección (también llamadas direcciones). El número de entradas que puede manejar un multiplexor está relacionado con el número de líneas de selección mediante la relación

$$N = 2^n$$

Donde:

- N : Número de entradas.
- n : Número de líneas de selección.

Por ejemplo, un multiplexor de 4 a 1 tiene 4 entradas ($N=4$) y requiere 2 líneas de selección ($n=2$), ya que $2^2=4$.

Su aplicación abarca desde su uso en circuitos digitales hasta sistemas de telecomunicaciones con multiplexación de señales en el tiempo.

B. Funcionamiento Básico

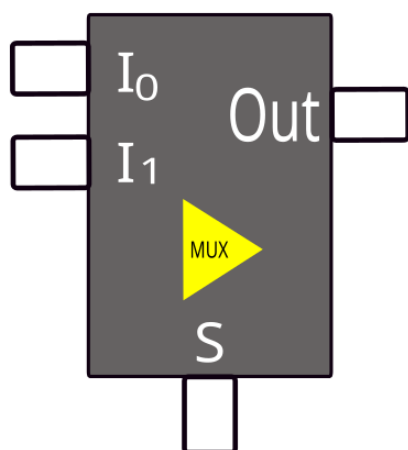
El funcionamiento del multiplexor puede entenderse como el de un interruptor rotativo controlado digitalmente. Según la combinación binaria presente en las líneas de selección, se elige una entrada específica para ser conectada a la salida.

MUX 2 a 1

La Figura 1 muestra un MUX 2 a 1, dónde se pueden apreciar las entradas I_0 e I_1 que se cargan en la salida según como lo determine la señal de control S lo cual se puede apreciar en su tabla de verdad mostrada en la Tabla 1.

Figura 1

MUX 2 a 1.



Nota: Elaborado por Escobar C, 2025.

Tabla 1

Tabla de verdad MUX 2 a 1.

S	Out
0	I_0
1	I_1

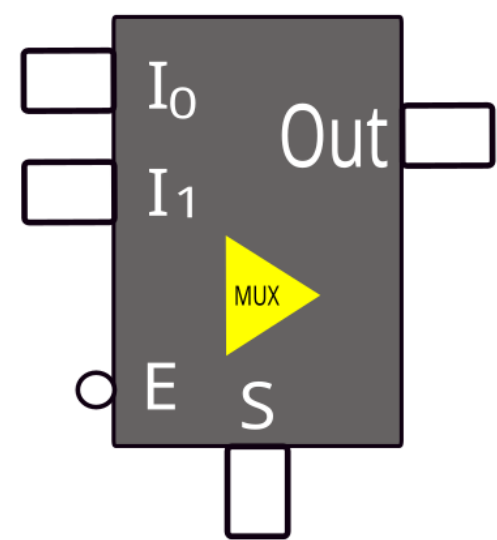
Nota: Elaborado por Escobar C, 2025.

Si se incorpora la señal de control Enable (Habilitación), como se muestra en la Figura 2, la tabla de verdad introduce esta variable y las señales I_0 e I_1 se mostrarán a la salida conforme la señal de selección S , solo si E tiene un cero lógico, tal como se puede apreciar en la Tabla 2. Dado que el efecto de la señal de habilitación lo que hace es inhibir el MUX si esta no se encuentra presente

ya sea en lógica positiva o negativa, conforme el funcionamiento del MUX, en las futuras tablas solo se considerarán las señales de selección, pero se debe tener presente cual es la función de E.

Figura 2

MUX 2 a 1 con señal de habilitación E.



Nota: Elaborado por Escobar C, 2025.

Tabla 2

Tabla de verdad del MUX 2 a 1 con señal de habilitación

E	S	Out
0	0	I_0
0	1	I_1
1	x	0
1	x	0

Nota: Elaborado por Escobar C, 2025.

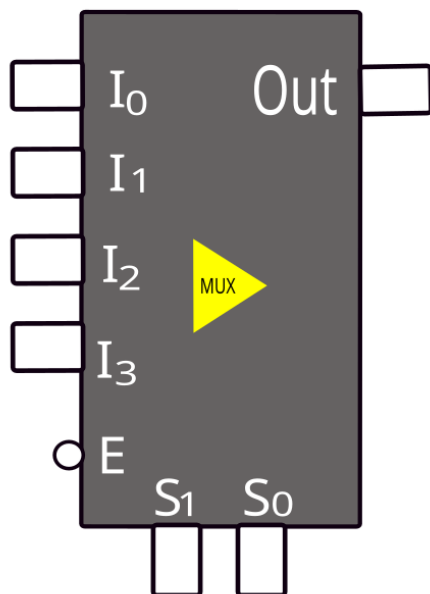
MUX 4 a 1

La

Figura 3 muestra un MUX 4 a 1, dónde se pueden apreciar las entradas I_0 a I_3 que se cargan en la salida Y según como lo determinen las señales de control S_1 y S_0 lo cual se puede apreciar en su tabla de verdad mostrada en la Tabla 3

Figura 3

MUX 4 a 1



Nota: Elaborado por Escobar C, 2025.

Tabla 3

Tabla de verdad MUX 4 a 1.

S_1	S_0	Out (Y)
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

Nota: Elaborado por Escobar C, 2025.

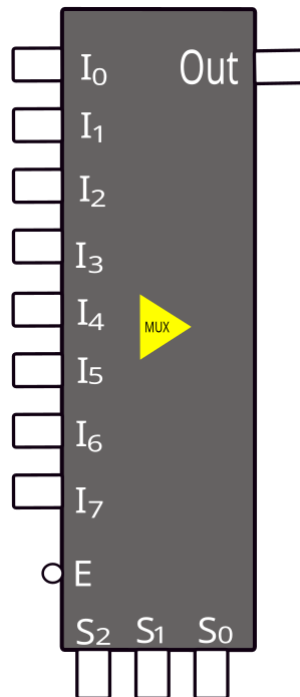
MUX 8 a 1

La

Figura 4 muestra un MUX 8 a 1, donde se pueden apreciar las entradas I_0 a I_7 que se cargan en la salida Y según como lo determinen las señales de control S_2 a S_0 lo cual se puede apreciar en su tabla de verdad mostrada en la Tabla 4

Figura 4

Mux 8 a 1.



Nota: Elaborado por Escobar C, 2025.

Tabla 4

Tabla de verdad del MUX 8 a 1.

S_2	S_1	S_0	Out (Y)
0	0	0	I_0
0	0	1	I_1
0	1	0	I_2
0	1	1	I_3
1	0	0	I_4
1	0	1	I_5
1	1	0	I_6
1	1	1	I_7

Nota: Elaborado por Escobar C, 2025.

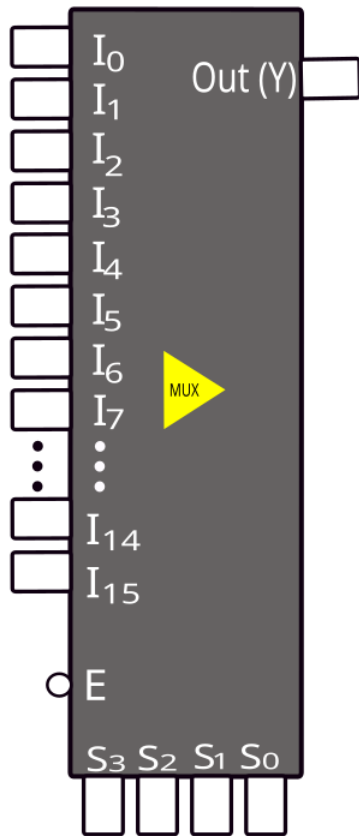
MUX 16 a 1

La Figura 5 muestra un MUX 16 a 1, donde se pueden apreciar las entradas I_0 a I_{15} que se cargan en la salida Y según como lo determinen las señales de control S_3 a S_0 lo cual se puede apreciar en su tabla de verdad mostrada en la

Tabla 5.

Figura 5

MUX 16 a 1.



Nota: Elaborado por Escobar C, 2025.

Tabla 5

Tabla de verdad del MUX 16 a 1.

S ₃	S ₂	S ₁	S ₀	Out (Y)
0	0	0	0	I ₀
0	0	0	1	I ₁
0	0	1	0	I ₂
0	0	1	1	I ₃
0	1	0	0	I ₄
0	1	0	1	I ₅
0	1	1	0	I ₆
0	1	1	1	I ₇
1	0	0	0	I ₈
1	0	0	1	I ₉
1	0	1	0	I ₁₀
1	0	1	1	I ₁₁
1	1	0	0	I ₁₂
1	1	0	1	I ₁₃
1	1	1	0	I ₁₄
1	1	1	1	I ₁₅

Nota: Elaborado por Escobar C, 2025.

C. Uso de Multiplexores (MUX) en Circuitos Combinacionales

Los multiplexores, en el diseño de circuitos combinacionales, permiten implementar funciones lógicas complejas con una estructura modular. Su capacidad para seleccionar entre múltiples entradas según señales de control hace posible usarlos como herramientas versátiles para la síntesis de cualquier función booleana. Como ejemplo veamos como podemos reemplazar las funciones de nuestro circuito HoLA

Uso Directo de MUX en Circuitos Combinacionales

Se puede usar un multiplexor para implementar directamente una función lógica, sin necesidad de simplificarla previamente con álgebra booleana o mapas de Karnaugh.

Supongamos que queremos implementar las funciones lógicas de dos variables como el circuito que habíamos diseñado previamente que presenta de manera secuencial el mensaje “HoLA” a través de un display de 7 segmentos, el cual en esta etapa lo estamos controlando con un contador.

□ _ | □ —
| | □ L | |

Dado que son 4 letras, necesitamos 4 combinaciones de las variables de entrada, por lo que usaremos las variables A y B, donde la combinación 00 es la H, 01 es o, 10 es la L y 11 es la A. Para construir la tabla de verdad habíamos identificado que segmentos se encienden en cada una de las combinaciones y que se muestra con detalle en la Tabla 6.

Recuerde que cada una de las salidas es una función, en este caso 7 y se encienden o apagan conforme a la lógica de las salidas que se quieren obtener, en este ejemplo las letras HoLA

Tabla 6

Tabla de verdad para presentar el mensaje "Hola" en un display de 7 segmentos.

Celda/Sel	A	B	Mensaje	a	b	c	d	e	f	g
D0	0	0	H	0	1	1	0	1	1	1
D1	0	1	o	0	0	1	1	1	0	1
D2	1	0	L	0	0	0	1	1	1	0
D3	1	1	A	1	1	1	0	1	1	1

Nota: Elaborado por Escobar C, 2025.

De esta tabla podemos extraer los minterm:

- $a = \{m3\}$
- $b = \{m0, m3\}$
- $c = \{m0, m1, m3\}$
- $d = \{m1, m2\}$
- $e = 1$ (todas las salidas son uno, va conectado a Vcc)
- $f = \{m0, m2, m3\}$
- $g = c$ (coinciden las salidas)

De manera ilustrativa realizaremos la implementación de las salidas a y b

MUX 4 a 1 para la salida a

- $a = \{m3\}$

Paso 1: Determinar tamaño del MUX

Para una función de 2 variables, se necesita un MUX de 4 a 1 ($2^2 = 4$).

Para usar multiplexores de manera directa en lugar de las funciones booleanas debemos reemplazar cada función por un multiplexor y sus entradas de control se conectarán conforme se determine en la tabla de verdad.

Paso 2: Asignar variables a las líneas de selección

Se debe tener en cuenta cuáles son los bits más significativos de las variables de entrada para asignarles en este orden a las señales de selección.

En el MUX de 2 a 1 que vamos a usar las señales de selección se llaman S1 y S0, donde S1 es el bit más significativo, mientras que en nuestra tabla de verdad las variables de entrada son A y B, donde A es la variable más significativa.

Asignamos:

$A \rightarrow S1$

$B \rightarrow S0$

Esta asignación se aplica a todos los MUX de este circuito.

Paso 3: Configurar entradas del MUX

En este caso; A tiene el valor de uno solo con la combinación 11, mientras que con las otras combinaciones es cero. Para conseguir esto, el MUX debe ser conectado de la manera que se muestra en la

Figura 6. Nótese que las señales de control del MUX en este caso se llaman S1 y S0. Las señales de entrada del MUX han sido conectadas según los valores de la tabla de verdad de la salida a, es decir D0, D1 y D2 a cero lógico mientras que D3 a uno lógico.

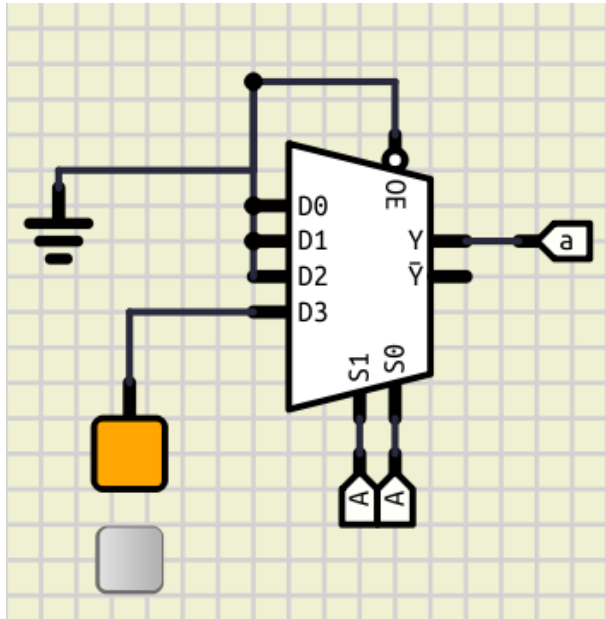
Para esta parte del curso usaremos la herramienta de simulación SimulIde (González et al., 2025), la cual responde satisfactoriamente al diseño de circuitos digitales usando MUX y DEMUX. En las pruebas realizadas con KTechlab con circuitos MUX se genera un error de violación de segmento, lo cual lo analizaremos mas adelante cuando estemos viendo el capítulo de Arquitectura de computadoras.

“SimulIDE es un sencillo simulador de circuitos electrónicos en tiempo real, diseñado para que aficionados o estudiantes aprendan y experimenten con circuitos electrónicos analógicos y digitales y microcontroladores. Es compatible con PIC, AVR, Arduino y otros MCU y MPU.” (González et al., 2025)

[En este enlace puede ver algunos proyectos de ejemplo desarrollados con este simulador.](#)

Figura 6

Conexión del MUX para la salida a



Nota: Elaborado por Escobar C, 2025.

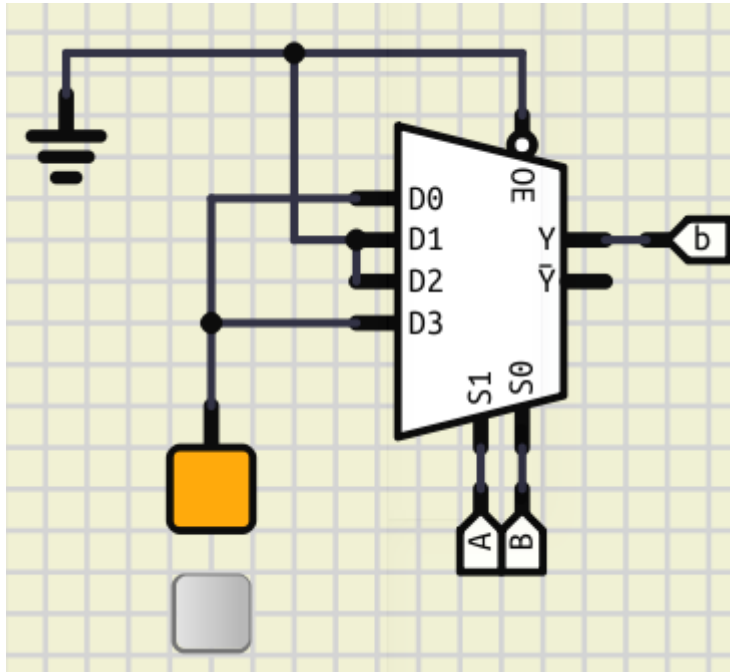
MUX 4 a 1 para la salida b

- $b = \{m_0, m_3\}$

Las señales selectoras serán las mismas que se determinaron para a, mientras que para las entradas; en este caso b es uno para las combinaciones 00 y 11, mientras que con las otras combinaciones es cero. Para conseguir esto, el MUX debe ser conectado de la manera que se muestra en la Figura 7. Las señales de entrada del MUX han sido conectadas según los valores de la tabla de verdad de la salida b, es decir D1, y D2 a cero lógico, mientras que D0 y D3 a uno lógico.

Figura 7

Conexión del MUX para la salida b



Nota: Elaborado por Escobar C, 2025.

Uso de MUX con Dimensiones Inferiores al Número de Variables

En muchos casos prácticos, no se dispone de un MUX del tamaño necesario (por ejemplo, un MUX de 4 a 1 para una función de 2 variables). En estos casos, se pueden utilizar MUX de menor tamaño junto con compuertas lógicas adicionales para implementar la función deseada, así por ejemplo en lugar de usar un MUX de 4 a 1 se puede usar un MUX de 2 a 1.

MUX 2 a 1 para la salida a

Ahora usaremos un MUX 2 a 1, lo cual significa que solo tendremos una línea de selección, por lo tanto, si vemos en la tabla de verdad con la salida a, observamos que la señal de entrada A tiene en su columna los valores 0, 0 y 1, 1 y esta puede ser la señal de control del selector, lo que se refleja en la columna Celd/Sel; por tanto. Ahora debemos observar que ocurre con la salida a respecto a B cuando A está en cero y en uno.

A en 0

Si A se conecta al Selector S0, cuando A toma el valor de cero; la salida de a es cero, por tanto D0 debe conectarse a un cero lógico

A en 1

Si A se conecta al Selector S0, cuando A toma el valor de uno; observe que la salida de a es igual al valor de B, por tanto D1 debe conectarse a B.

Celda/Sel	A	B	Mensaje	a
D0	0	0	H	0
D0	0	1	o	0
D1	1	0	L	0
D1	1	1	A	1

Las conexiones del MUX serían:

A → S0

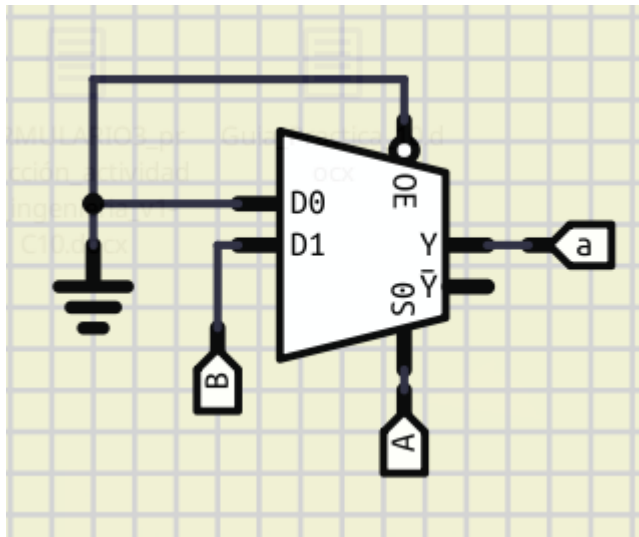
D0 → Cero lógico

D1 → B

La Figura 8 muestra la conexión del MUX 2 a 1 para la salida a.

Figura 8

Salida a con MUX 2 a 1



Nota: Elaborado por Escobar C, 2025.

Para las salidas b a g, podemos determinar las conexiones para los otros MUX 2 a 1 de tal manera que podemos reemplazar la lógica combinacional que manejaba nuestro circuito con estos dispositivos.

Celda/Sel	A	B	Mensaje	a	b	c	d	e	f	g
D0	0	0	H	0	1	1	0	1	1	1
D0	0	1	o	0	0	1	1	1	0	1
D1	1	0	L	0	0	0	1	1	1	0
D1	1	1	A	1	1	1	0	1	1	1

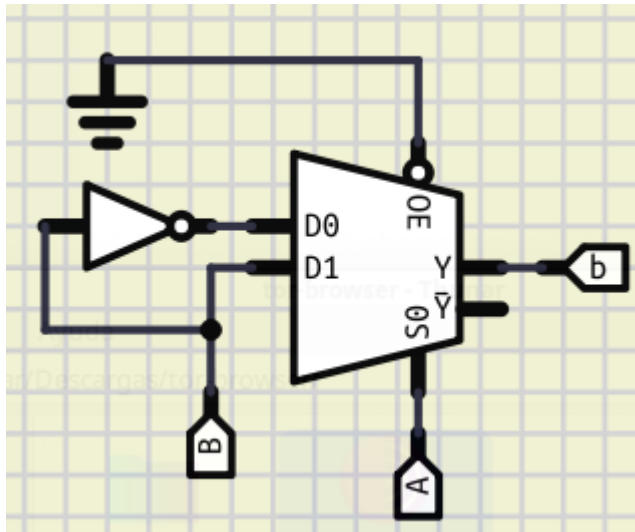
MUX 2 a 1 para la salida b

Al revisar la tabla de verdad de la salida b observamos en la zona gris, cuando A tiene el valor de cero corresponde a B', mientras que cuando A tiene el valor de uno, b tiene el valor de B. Esto se muestra en la Figura 9.

- $D0 \rightarrow B'$
- $D1 \rightarrow B$

Figura 9

MUX 2 a 1 para la salida b



Nota: Elaborado por Escobar C, 2025.

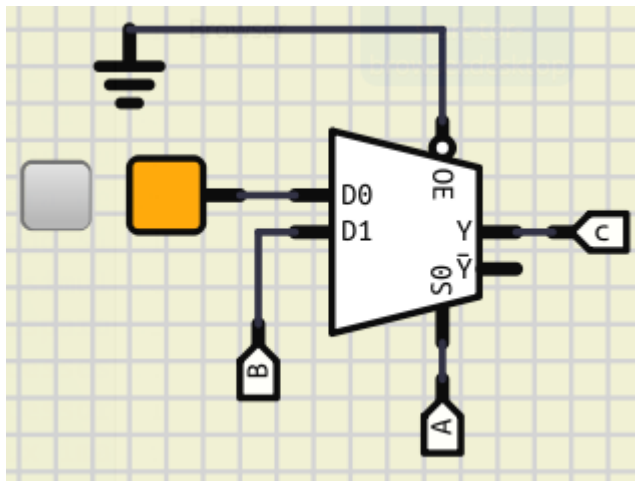
Con la misma lógica podemos determinar las conexiones para las otras salidas

MUX 2 a 1 para la salida c

- D0 $\rightarrow$ 1
- D1 $\rightarrow$ B

Figura 10

Mux 2 a 1 para la salida c



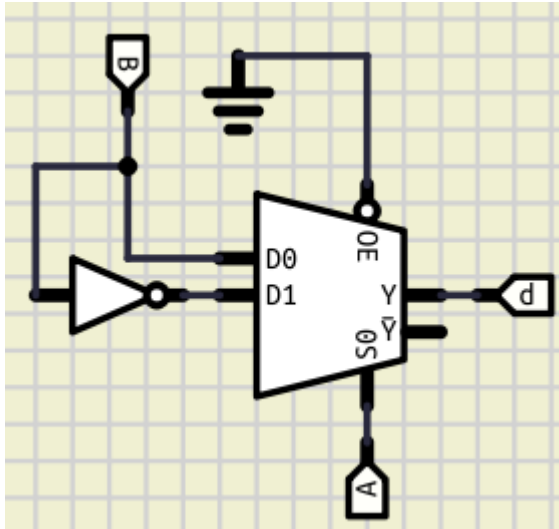
Nota: Elaborado por Escobar C, 2025.

MUX 2 a 1 para la salida d

- $D0 \rightarrow B$
- $D1 \rightarrow B'$

Figura 11

Mux 2 a 1 para la salida d



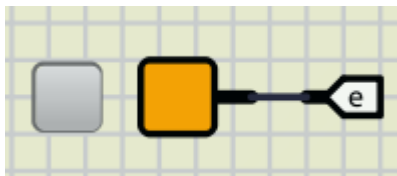
Nota: Elaborado por Escobar C, 2025.

MUX 2 a 1 para la salida e

- $+V_{cc}$

Figura 12

Salida e



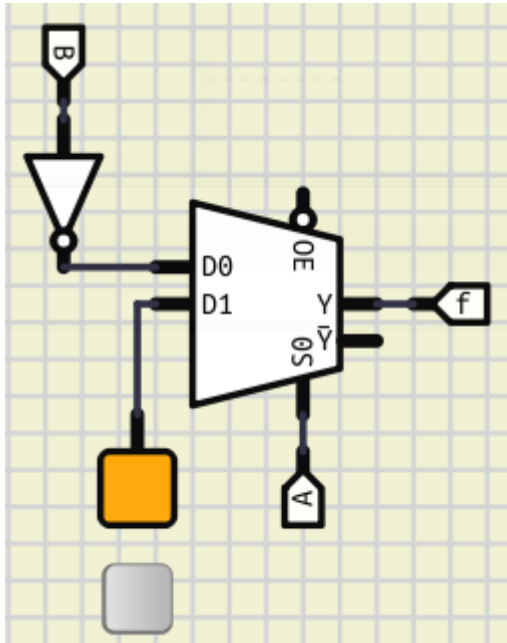
Nota: Elaborado por Escobar C, 2025.

MUX 2 a 1 para la salida f

- $D0 \rightarrow B'$
- $D1 \rightarrow 1$

Figura 13

Mux 2 a 1 para la salida f



Nota: Elaborado por Escobar C, 2025.

MUX 2 a 1 para la salida g

- $g = c$

Figura 14

Salida g

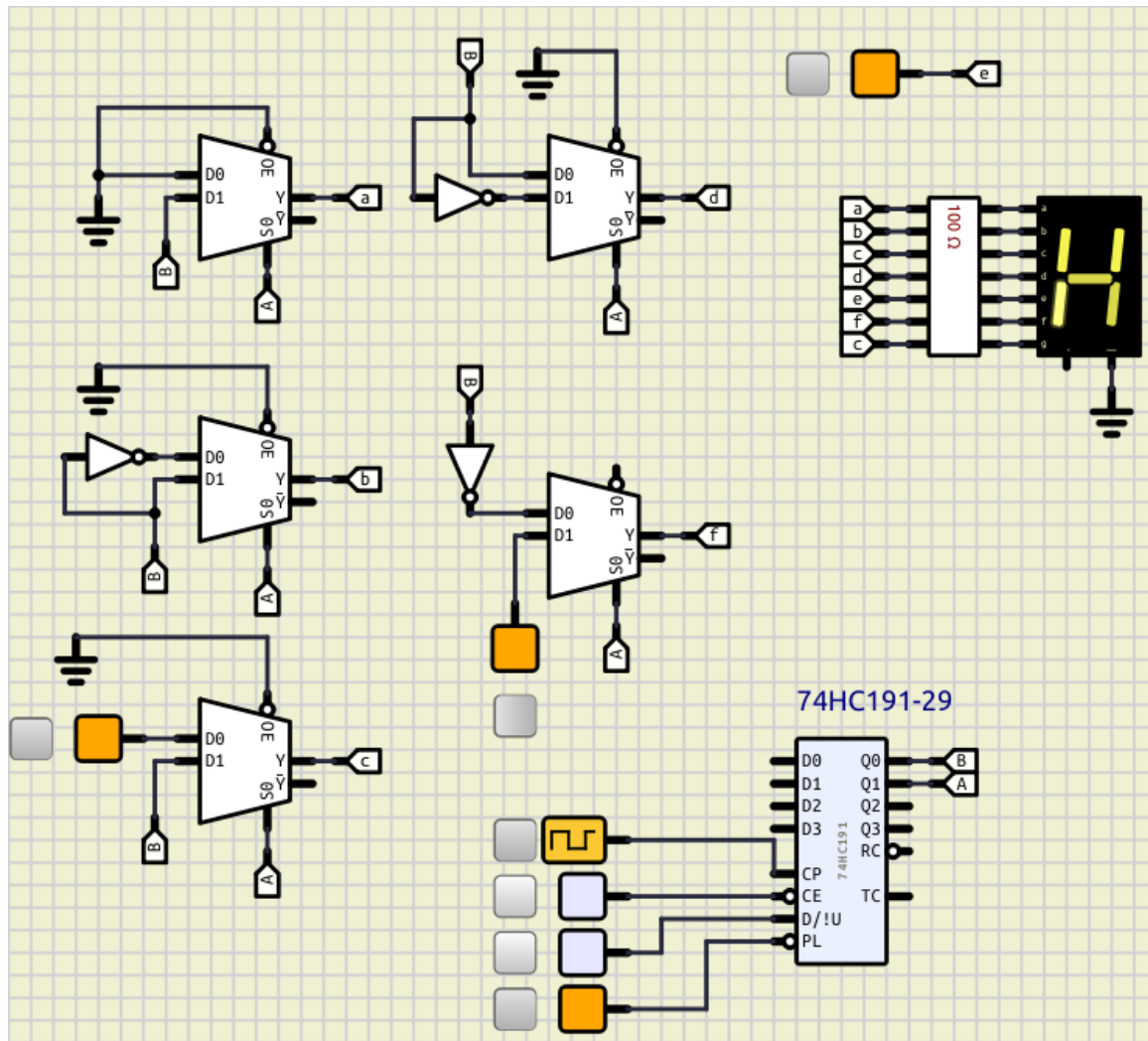


Nota: Elaborado por Escobar C, 2025.

La Figura 15 muestra el circuito completo simulado con la herramienta SimulIde (González et al., 2025).

Figura 15

Circuito HoLA con MUX 2 a 1



Nota: Elaborado por Escobar C, 2025.

[En este enlace puede ver mas información de dispositivos MUX comerciales y su interacción con dispositivos complejos como microcontroladores Arduino®](#)

3.8.5. Circuitos de salida múltiple demultiplexores

A. Concepto Básico y Aplicaciones

Un demultiplexor (DEMUX) es un circuito combinacional que realiza la operación inversa a la del multiplexor. Toma una única entrada y la dirige a una de varias salidas posibles, según una combinación de señales de selección. Al igual que los multiplexores, el número de salidas (M) está relacionado con el número de líneas de selección (n) por medio de la fórmula:

$$M = 2^n$$

Por ejemplo, un demultiplexor de 1 a 4 tiene una entrada, 2 líneas de selección y 4 salidas.

B. Funcionamiento Básico

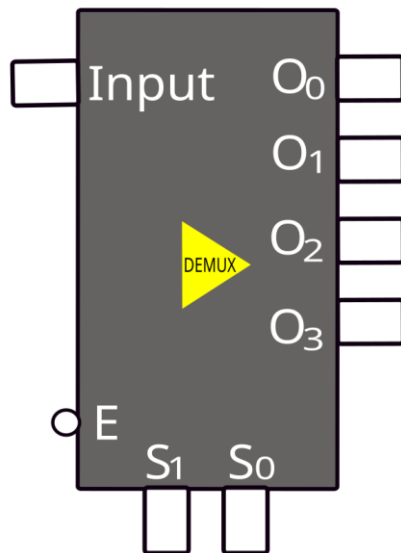
El demultiplexor actúa como un distribuidor de señales. Dependiendo del valor binario en las líneas de selección, la señal de entrada se envía a una de las salidas disponibles, mientras que las demás permanecen desactivadas (generalmente en estado lógico bajo o alta impedancia).

La Figura 16 muestra un diagrama de bloque de un demultiplexor de una entrada a cuatro salidas, mientras que la

Tabla 7 muestra su tabla de verdad dónde se puede observar que de acuerdo al valor de las señales de selección en la salida correspondiente se muestra lo que contenga la entrada.

Figura 16

DEMUX 1 a 4



Nota: Elaborado por Escobar C, 2025.

Tabla 7

Tabla de verdad de un demultiplexor de 1 a 4

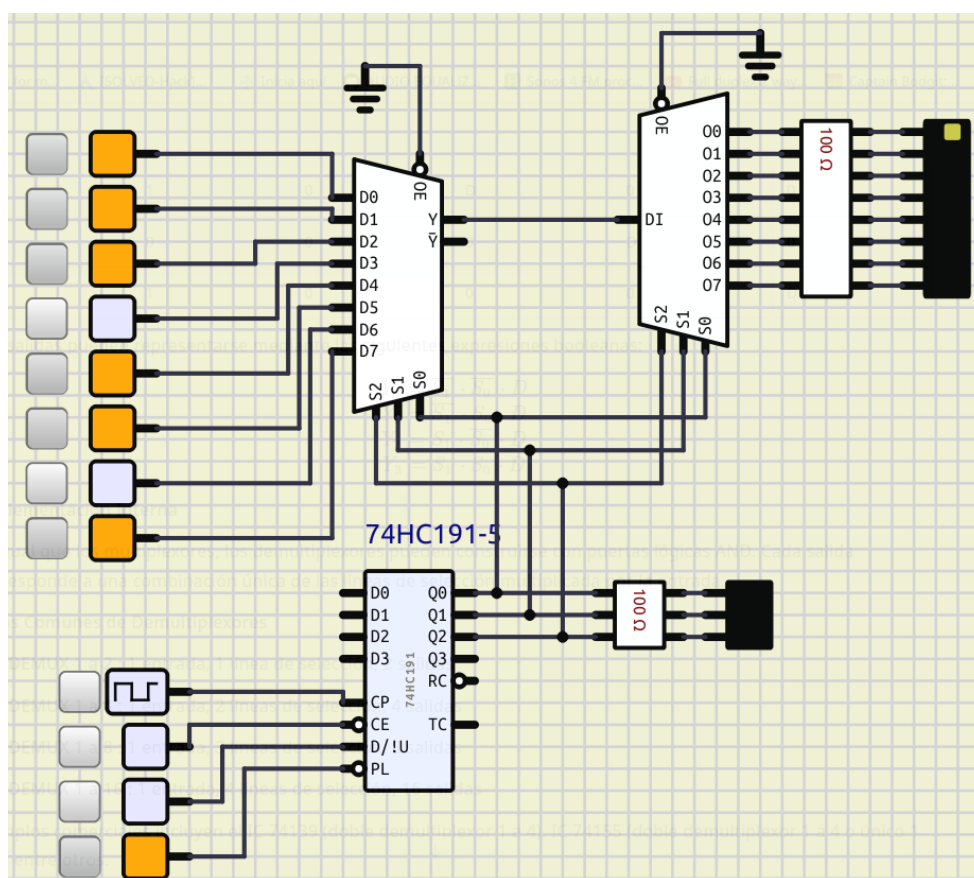
S ₁	S ₀	O ₃	O ₂	O ₁	O ₀
0	0	Input	0	0	0
0	1	0	Input	0	0
1	0	0	0	Input	0
1	1	0	0	0	Input

Nota: Elaborado por Escobar C, 2025.

En conjunto los multiplexores y demultiplexores pueden ser usados para multiplexar datos en el tiempo (TDM o MDT) sincronizando sus señales de selección y enviando a la vez un bit de los que conformen las palabras. En ese sentido la Figura 17 muestra un circuito compuesto por un MUX 8 a 1 y un DEMUX 1 a 8. Cuando la combinación de las señales de control S2, S1 y S0 son 0, se transmite el bit D0 a la salida O0, como se muestra en este gráfico

Figura 17

Circuito MUX-DEMUX para multiplexación de datos en el tiempo

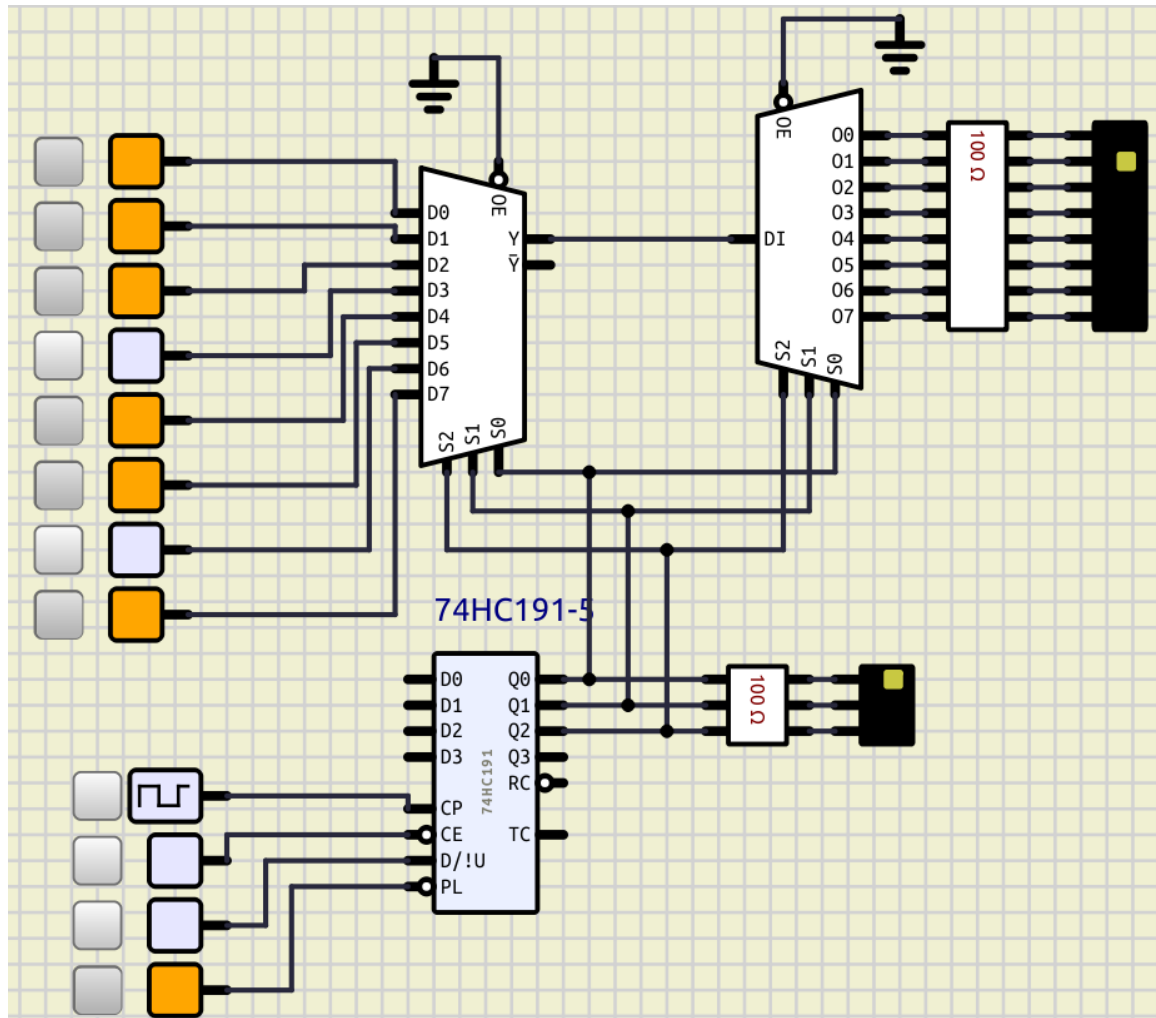


Nota: Elaborado por Escobar C, 2025.

Mientras que la Figura 18 muestra el circuito cuando las señales de control S2, S1 y S0 son 0, 0, 1, dónde se transmite el bit D1 a la salida O1.

Figura 18

Circuito MUX-DEMUX para multiplexación de datos en el tiempo con señales de selección 001

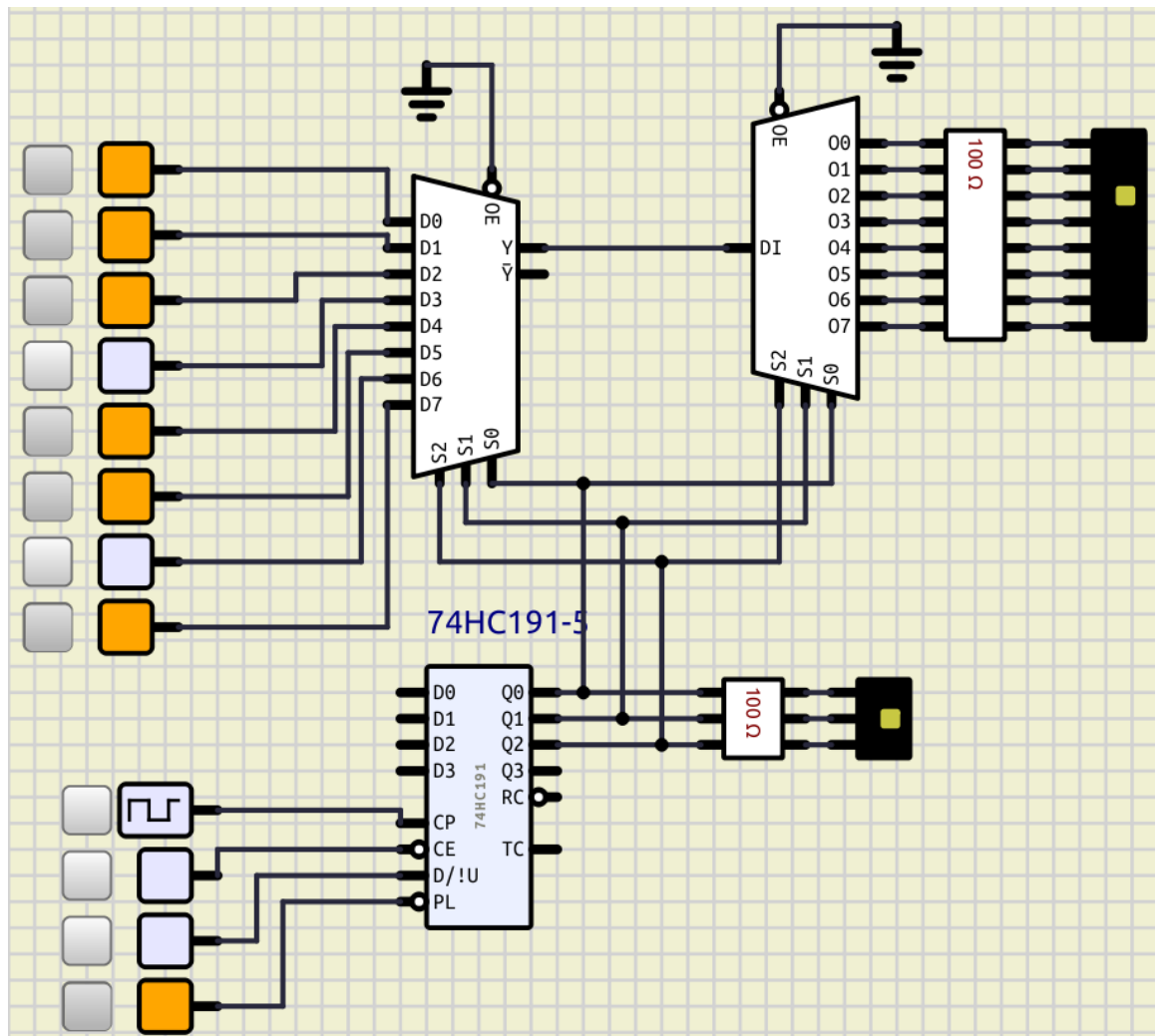


Nota: Elaborado por Escobar C, 2025.

la Figura 18Figura 19 muestra el circuito cuando las señales de control S2, S1 y S0 son 0, 1, 0, dónde se transmite el bit D2 a la salida O2.

Figura 19

Circuito MUX-DEMUX para multiplexación de datos en el tiempo con señales de selección 010



Nota: Elaborado por Escobar C, 2025.

Referencias citadas en la Clase 12.

González, S., De Francisco, P., Padrah, Z., Vrana, J., Kellner, K., Salishhchev, A., & Otros. (2025). Simulador de circuitos SimulIDE. Simulador de circuitos SimulIDE. <https://github.com/KDE/ktechlab>

Definición de los términos citados en la Clase .

MUX: Un multiplexor (MUX) es un circuito digital combinacional que selecciona una entrada de entre varias disponibles y la dirige hacia una única salida, basándose en una combinación de señales de selección (también llamadas direcciones). El número de entradas que puede manejar un multiplexor está relacionado con el número de líneas de selección mediante la relación 2^n

DEMUX: Un demultiplexor (DEMUX) es un circuito combinacional que realiza la operación inversa a la del multiplexor. Toma una única entrada y la dirige a una de varias salidas posibles, según una combinación de señales de selección. Al igual que los multiplexores, el número de salidas (M) está relacionado con el número de líneas de selección (n) por medio de la fórmula $M = 2^n$



La excelencia no se improvisa

síguenos

