

Circuitos y Sistemas Digitales

Máquinas Secuenciales

Clase 13



1. Introducción

En el estudio de los sistemas digitales, una vez comprendidos los fundamentos de la lógica combinacional, es fundamental avanzar hacia circuitos cuya salida no solo depende de las entradas actuales, sino también del estado interno previo. Este tipo de circuitos son conocidos como máquinas secuenciales, y su funcionamiento se basa en la capacidad de almacenamiento de información a través del tiempo. A diferencia de los circuitos combinacionales, que producen salidas inmediatas según las entradas presentes, las máquinas secuenciales incorporan elementos de memoria que permiten guardar y modificar estados, lo cual les otorga una dimensión dinámica indispensable en aplicaciones como contadores, registros, controladores y sistemas de procesamiento sincronizado.

El corazón de toda máquina secuencial está compuesto por dispositivos de almacenamiento binario llamados Flip-Flops, los cuales constituyen las estructuras básicas para el diseño de circuitos con memoria. Entre los más comunes se encuentran los Flip-Flops RS, D y JK, cada uno con características específicas que los hacen útiles en diferentes contextos. Además, estos elementos permiten construir bloques más complejos, como los divisores de frecuencia, que son esenciales en la generación de señales temporizadas y en la síntesis de relojes digitales. En este capítulo se explorará el funcionamiento, las tablas de verdad, las aplicaciones prácticas y el diseño básico de circuitos secuenciales empleando estos componentes esenciales de la electrónica digital.

Clase 13: Máquinas Secuenciales.

Resultado o resultados de aprendizaje que será abordado con el contenido de la clase. **(No agregue los criterios)**

Realizar pruebas y depuración de circuitos digitales, para llegar a la identificación y solución de problemas de manera eficiente.

4. Máquinas Secuenciales.

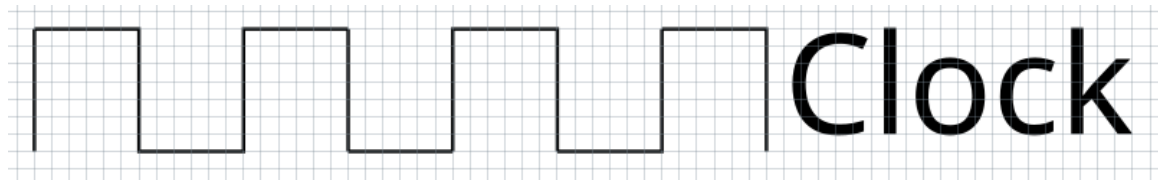
Una máquina secuencial (circuito secuencial) es un tipo de circuito digital cuyas salidas dependen no solo de las entradas actuales, sino también del estado interno o historia previa del sistema. A diferencia de los circuitos combinacionales, donde la salida se determina únicamente por el valor actual de las entradas, en una máquina secuencial existe un elemento de memoria que permite almacenar información sobre estados anteriores. Esto le otorga al circuito una capacidad de evolución en el tiempo y le permite realizar funciones más complejas como conteo, temporización, control de secuencias y almacenamiento de datos.

El cambio de estado de las máquinas secuenciales se dan a través de los ciclos de reloj y en cada ciclo de reloj la máquina secuencial lee las señales de control y revisa su estado actual para determinar el estado siguiente. La Figura 1 muestra una señal de reloj sobre la cual una máquina secuencial funciona, sin embargo para determinar el estado siguiente la máquina secuencial debería

sensar ya sea en el uno lógico o cero lógico, lo cual introduce un factor de incertidumbre de que momento se hace la lectura y adicionalmente podría desincronizarse en el tiempo.

Figura 1

Señal de reloj

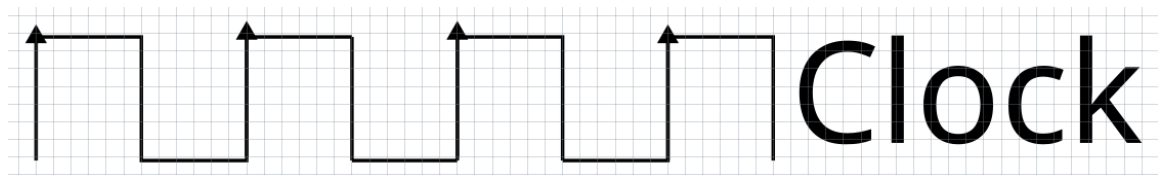


Nota: Elaborado por (Escobar C, 2025)

Para optimizar esto los cambios de estado se hacen ya sea en el flanco positivo o negativo de la señal de reloj, es decir en el momento que cambia de uno a cero de de cero a uno respectivamente. La Figura 2 muestra una señal de reloj con flanco positivo, mientras que la Figura 3 muestra una señal con flanco negativo

Figura 2

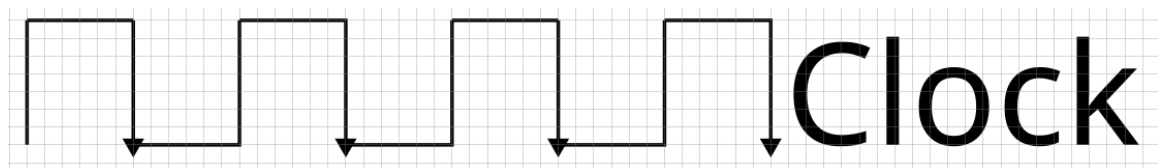
Señal de reloj de flanco positivo



Nota: Elaborado por (Escobar C, 2025)

Figura 3

Señal de reloj de flanco negativo



Nota: Elaborado por (Escobar C, 2025)

[Aunque nuestro simulador cuenta con un generador de señal de reloj, el tradicional circuito integrado 555 se usa para este fin. En este enlace puedes conocer mas detalles de este famoso CI.](#)

4.1. Flip-Flop

4.1.1. Definición de Flip-Flop

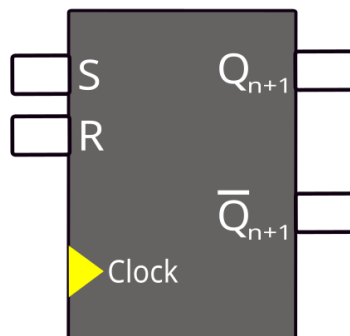
Un Flip-Flop es un circuito digital básico que puede almacenar un bit de información. Es un elemento fundamental en los sistemas digitales secuenciales, ya que permite el almacenamiento temporal de datos y la implementación de memoria en circuitos lógicos. A diferencia de los circuitos combinacionales, donde la salida depende únicamente de las entradas actuales, en los circuitos secuenciales la salida depende tanto de las entradas actuales como del estado anterior del sistema.

Los Flip-Flops son biestables, lo que significa que tienen dos estados estables posibles: 0 o 1. Pueden cambiar de estado mediante señales de control, lo que les permite funcionar como elementos de memoria en registros, contadores, memorias RAM y otros dispositivos digitales.

4.2. Flip-Flop tipo RS (Reset-Set)

El Flip-Flop RS (también conocido como Set Reset SR) es uno de los Flip-Flop más básicos. Su nombre proviene de sus dos entradas principales: R (Reset) y S (Set). Este tipo de Flip-Flop puede tener una entrada de reloj (síncrono) o no tenerla (asíncrono). Por lo general los Flip-Flop definen la salida con la letra Q en el estado siguiente ($n+1$) Q_{n+1} , y también la misma salida en negado $\overline{Q}_{n+1}$. La **¡Error! No se encuentra el origen de la referencia.**1 muestra la representación gráfica de un Flip-Flop SR en donde se puedan apreciar las entradas S, R, Clock y las salidas Q_{n+1} y $\overline{Q}_{n+1}$.

Figura 4 Flip-Flop SR



Nota: Elaborado por (Escobar C, 2025)

4.2.1. Funcionamiento del Flip-Flop SR

- Cuando $S = 1$ y $R = 0$, el Flip-Flop se activa y su salida $Q = 1$ (estado SET).
- Cuando $R = 1$ y $S = 0$, el Flip-Flop se desactiva y su salida $Q = 0$ (estado RESET).
- Si ambas entradas son 0, el Flip-Flop mantiene su estado anterior.

- La combinación $S = 1$ y $R = 1$ generalmente está prohibida, ya que produce una condición indefinida o inestable.

Tabla de Verdad del Flip-Flop RS.

La Tabla 1 muestra la tabla de verdad del Flip-Flop SR. Nótese que cuando se ejecuta un Set en la entrada; se carga un uno a la salida Q_{n+1} y si se carga un Reset en la entrada; se carga un cero en la salida Q_{n+1} . En este caso se trata de un Flip-Flop síncrono ya que tiene la señal de reloj de entrada, por lo que los cambios ocurren con el flanco de reloj.

Tabla 1

Tabla de verdad del Flip-Flop SR

S	R	Q_{n+1}	Acción
0	0	Q_n	Mantener
0	1	0	Reset
1	0	1	Set
1	1	-	No válido

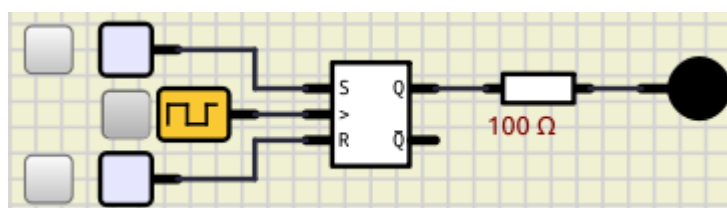
Nota: Elaborado por (Escobar C, 2025)

4.2.2. Ejemplo de Aplicación del Flip-Flop RS

Un uso común del Flip-Flop RS es como latch (cierre) para almacenar una señal de activación. Por ejemplo, en un sistema de alarma doméstica, el Flip-Flop RS puede usarse para mantener activada la alarma incluso después de que el sensor haya dejado de detectar movimiento. Una vez que el sistema se dispara ($S = 1$), solo se puede desactivar manualmente a través de un Reset ($R = 1$). La Figura 5 muestra el circuito detector de alarma en estado con las entradas S y R en cero, donde podemos apreciar que el circuito se encuentra en estado “mantener”.

Figura 5

Circuito detector de alarma en estado Mantener



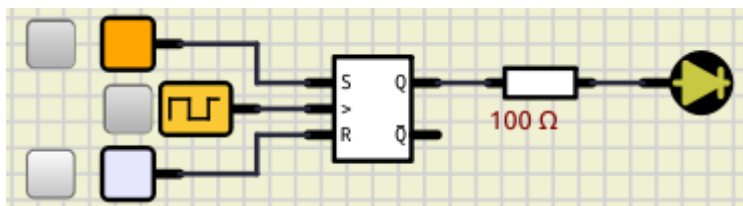
Nota: Elaborado por (Escobar C, 2025)

La

Figura 6 muestra el mismo circuito en el momento que se activa el sensor de la alarma, simulado por el switch conectado en la entrada S

Figura 6

Circuito detector de alarma en estado Set

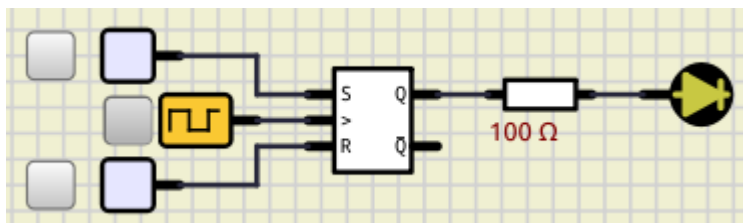


Nota: Elaborado por (Escobar C, 2025)

La Figura 7 muestra el mismo circuito una vez que se ha desactivado el sensor de la alarma, simulado por el switch conectado en la entrada S, pero que se mantiene alarmado, como se puede ver en el led que permanece encendido.

Figura 7

Circuito detector de alarma en estado mantener pero activada

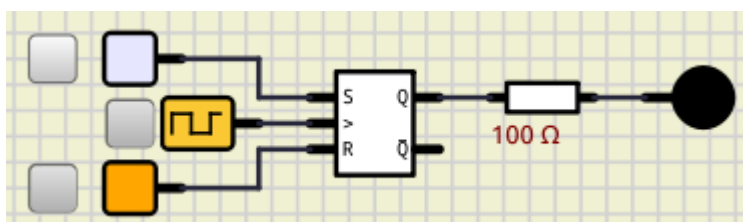


Nota: Elaborado por (Escobar C, 2025)

La única manera de desactivar la alarma es a través de la señal Reset simulada con el switch conectado a la entrada R y que se puede apreciar en la

Figura 8

Circuito detector de alarma en estado Reset



Nota: Elaborado por (Escobar C, 2025)

Luego de este reseteo el circuito de alarma regresa a su estado inicial y se activará si alguno de los sensores de su entrada S dispara un uno lógico.

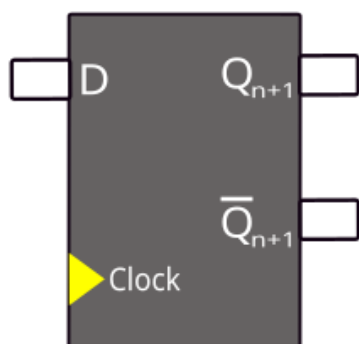
la **¡Error! No se encuentra el origen de la referencia.¡Error! No se encuentra el origen de la referencia.** muestra el circuito cuando las señales de control S2, S1 y S0 son 0, 1, 0, dónde se transmite el bit D2 a la salida O2.

4.3. Flip-Flop tipo D (Delay)

El Flip-Flop D es una versión simplificada del Flip-Flop RS. Tiene una única entrada de datos D y una salida Q. El valor de la entrada D se transfiere a la salida Q en el flanco ascendente o descendente de una señal de reloj, dependiendo del diseño. La Figura 9 muestra al Flip-Flop tipo D con sus entradas y salidas.

Figura 9

Flip-Flop tipo D



Nota: Elaborado por (Escobar C, 2025)

4.3.1. Funcionamiento del Flip-Flop D

- En el momento en que ocurre un flanco de reloj (positivo o negativo), el valor presente en la entrada D se copia a la salida Q.
- Mientras no haya un flanco de reloj, el Flip-Flop mantiene el último valor almacenado.

Tabla de verdad del Flip-Flop D.

La Tabla 2 muestra la tabla de verdad del Flip-Flop tipo D, donde se puede apreciar que la salida Q_{n+1} refleja lo que hay en la entrada en cada flanco de reloj positivo

Tabla 2

Tabla de verdad del Flip-Flop D

Cloc k	D	Q_{n+1}
↑	0	0
↑	1	1

Nota: Elaborado por (Escobar C, 2025)

4.3.2. Ejemplo de Aplicación del Flip-Flop D

En los microprocesadores, los registros internos utilizan Flip-Flops D para almacenar datos temporales durante la ejecución de instrucciones.

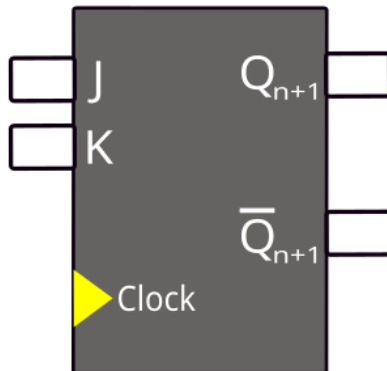
4.4. Flip-Flop tipo JK

El Flip-Flop JK es una evolución del Flip-Flop RS que elimina la condición no válida ($S=1$ y $R=1$). Fue desarrollado por Jack Kilby y por eso recibe el nombre de JK. Sus entradas principales son J (Set) y K (Reset), pero a diferencia del RS, cuando $J=1$ y $K=1$, el Flip-Flop conmuta su estado actual (toggle).

Este comportamiento hace que el Flip-Flop JK sea muy versátil y útil en aplicaciones como contadores binarios, divisores de frecuencia y máquinas de estado finito. La Figura 10 muestra al Flip-Flop JK con sus entradas y salidas, en donde se puede notar que guarda similitudes con el Flip-Flop SR.

Figura 10

Flip-Flop JK



Nota: Elaborado por (Escobar C, 2025)

4.4.1. Funcionamiento del Flip-Flop JK

Dependiendo del valor de las entradas J y K, el Flip-Flop JK puede realizar las siguientes operaciones:

- J=0, K=0 : Mantiene el estado actual.
- J=0, K=1 : Resetea la salida ($Q=0$).
- J=1, K=0 : Establece la salida ($Q=1$).
- J=1, K=1 : Conmuta la salida (Q cambia de 0 a 1 o de 1 a 0).

Tabla de verdad del Flip-Flop JK

La Tabla 3 muestra la tabla de verdad del Flip-Flop JK donde se puede apreciar que a diferencia del Flip-Flop SR, la combinación 1, 1 de JK provoca el cambio de estado previo a su complemento lógico lo cual lo hace ideal para circuitos divisores de frecuencia.

Tabla 3

Flip-Flop JK

J	K	Q_{n+1}	Acción
0	0	Q_n	Mantener
0	1	0	Reset
1	0	1	Set
1	1	Q_n'	complemento

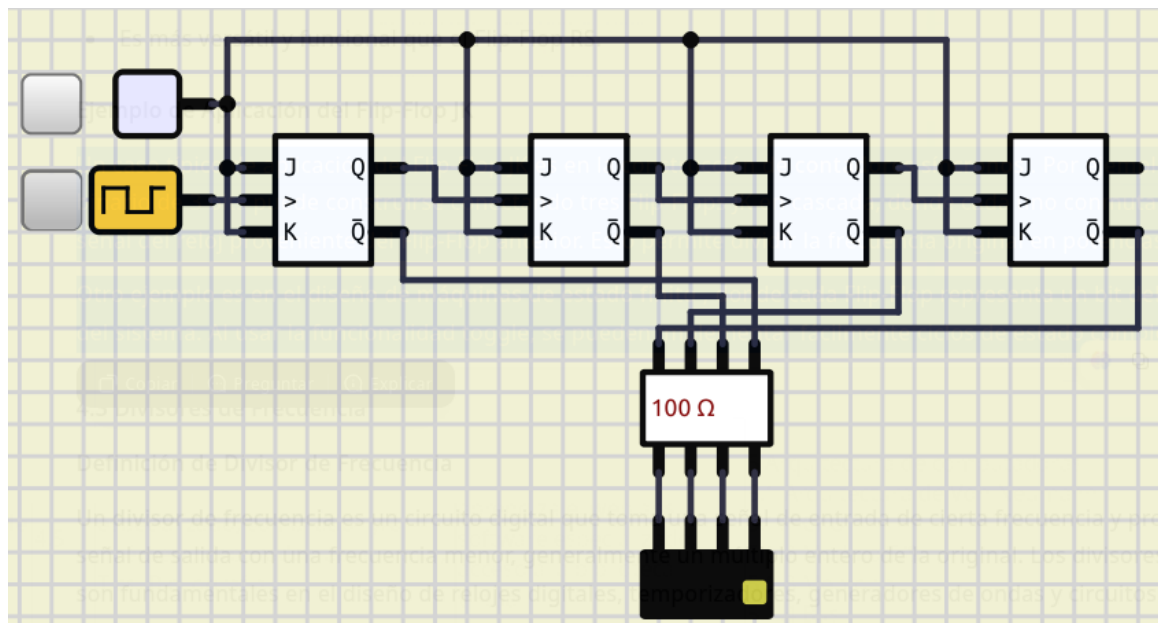
Nota: Elaborado por (Escobar C, 2025)

4.4.2. Ejemplo de Aplicación del Flip-Flop JK

Un caso típico de aplicación del Flip-Flop JK es en la construcción de contadores asíncronos . Por ejemplo, un contador binario de 4 bits puede construirse conectando cuatro Flip-Flops JK en cascada, donde cada uno conmuta al recibir una señal del reloj proveniente del Flip-Flop anterior. Esto permite dividir la frecuencia original en potencias de 2. La Figura 11 muestra este contador binario construido con 4 Flip-Flop de este tipo que han sido conectados en cascada

Figura 11

Contador de 4 bits con 4 Flip-Flop JK



Nota: Elaborado por (Escobar C, 2025)

4.5. Divisores de Frecuencia

Un divisor de frecuencia es un circuito digital que toma una señal de entrada de cierta frecuencia y produce una señal de salida con una frecuencia menor, generalmente un múltiplo entero de la original. Los divisores de frecuencia son fundamentales en el diseño de relojes digitales, temporizadores, generadores de ondas y circuitos sincronizados.

La forma más común de implementar un divisor de frecuencia es utilizando Flip-Flops en configuraciones específicas, especialmente el Flip-Flop JK o T en modo conmutación (toggle).

4.3.1. Funcionamiento de los Divisores de Frecuencia

Cuando un Flip-Flop está configurado en modo toggle (por ejemplo, Flip-Flop JK con $J=1$ y $K=1$), cada pulso de reloj invierte su salida. Esto equivale a generar una señal cuya frecuencia es la mitad de la frecuencia de entrada. Por lo tanto, un único Flip-Flop puede actuar como un divisor de frecuencia por 2.

Si se conectan varios Flip-Flops en cascada, cada uno dividiendo la frecuencia por 2, se obtienen divisiones por 4, 8, 16, etc., según el número de etapas.

4.3.2. Ejemplo de Aplicación de Divisores de Frecuencia

Ejemplo: Divisor de Frecuencia por 2

Para construir un divisor de frecuencia por 2, simplemente se configura un Flip-Flop JK con $J=1$ y $K=1$, y se aplica la señal de entrada al reloj del Flip-Flop. La salida Q será una señal cuadrada con la mitad de la frecuencia original.

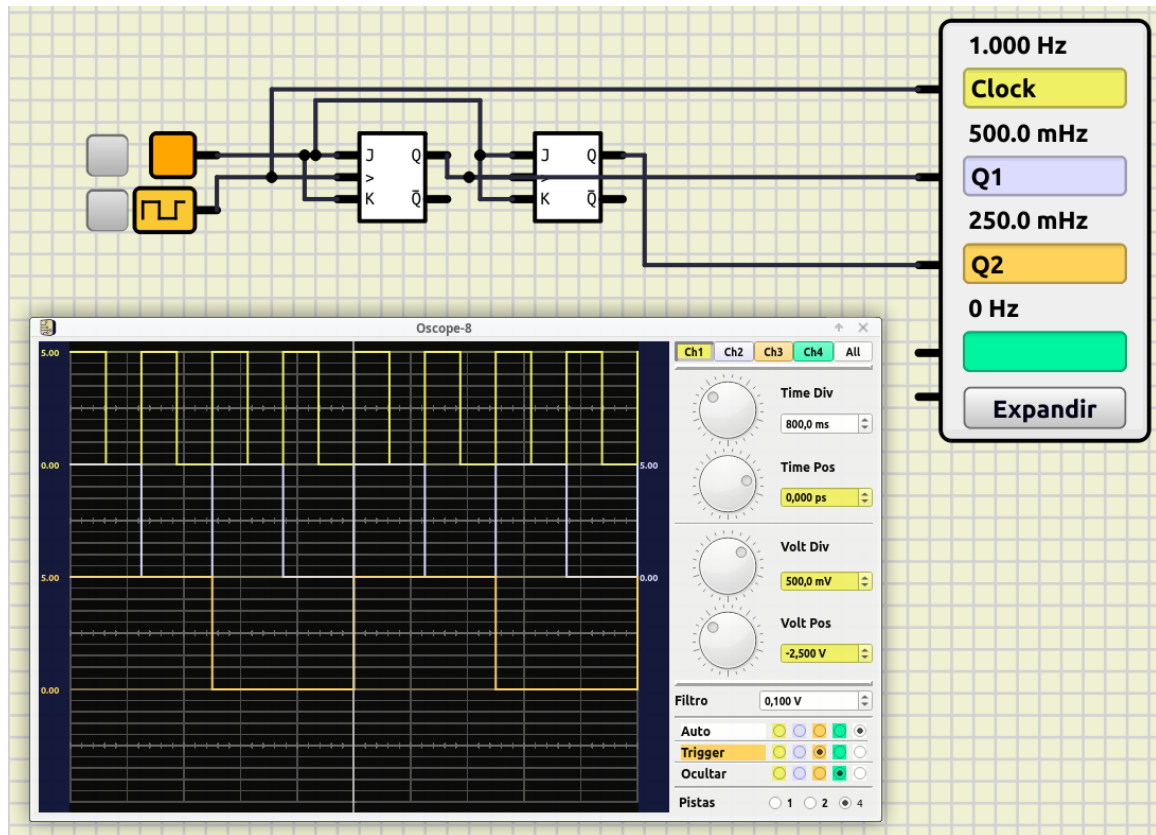
La

Figura 12 muestra dos Flip-Flop JK conectados en cascada conectados a una señal de reloj de 1 Hz, con las señales de control JK a uno lógico, lo que hace que el Flip-Flop complemente su estado en cada flanco de reloj con lo que la frecuencia de salida se divide para dos, es decir 500 milihertzios, como se puede apreciar en la captura del osciloscopio de la misma imagen, la salida del segundo Flip-Flop divide nuevamente para dos con lo que su frecuencia es de 250 milihertzios, con lo que se obtiene $1/4$ de la frecuencia de la señal de reloj que entrega el reloj. Si se siguen incorporando Flip-Flop en cascada con esta configuración la frecuencia se seguirá dividiendo para 2 por cada elemento introducido. En el oscilodcopio; la onda cuadrada de color amarillo corresponde a la señal de reloj, la onda cuadrada de color violeta claro corresponde a la salida Q del primer Flip-Flop y la onda cuadrada de color naranja corresponde a la salida Q del segundo Flip-Flop.

[En este enlace puede revisar mayor información del osciloscopio, un instrumento de medida útil y necesario en el mundo de la electrónica para poder ver las ondas eléctricas.](#)

Figura 12

Divisor de frecuencia para 2 y para 4 de la señal de reloj.



Nota: Elaborado por (Escobar C, 2025)

El contador con cuatro Flip-Flop JK conectados en cascada que se muestra en la Figura 11 es un caso especial de divisores de frecuencia ya que si se observa con detalle a medida que se incrementa el conteo en binario los bits menos significativos varían con el doble de frecuencia que el bit previo, así para la columna A varía 0, 1, 0, 1... que sería la señal de reloj, mientras que para la columna de la variable B varía 0, 0, 1, 1... que es la mitad de la frecuencia de A, mientras que C varía 0, 0, 0, 0, 1, 1, 1, 1..., lo cual es la mitad de la frecuencia de B y en ese mismo sentido D es la mitad de la frecuencia de C, razón por la cual de manera natural los 4 Flip-Flop conectados en cascada funcionan como un contador de 4 bits.

DCBA

0000
0001
0010
0011
0100
0101
0110
0111
1000
1001
1010
1011
1100
1101
1110
1111

Este ejemplo práctico del contador es un divisor de frecuencia por 16 usando cuatro Flip-Flops JK en cascada, así:

- El primer Flip-Flop divide la frecuencia por 2.
- El segundo Flip-Flop divide la señal del primero por 2, resultando en una señal de frecuencia 1/4 de la original..
- El tercer Flip-Flop la divide nuevamente por 2, resultando en una señal de frecuencia 1/8 de la original.
- El cuarto Flip-Flop la divide nuevamente por 2, resultando en una señal de frecuencia 1/16 de la original.

Esto puede representarse como:

Frecuencia Inicial $\rightarrow$ FF1 ($\div 2$) $\rightarrow$ FF2 ($\div 2$) $\rightarrow$ FF3 ($\div 2$) $\rightarrow$ FF4 ($\div 2$) $\rightarrow$ Salida final ($\div 16$)

Divisores de Frecuencia por N

Como habrá observado al conectar los Flip-Flop en cascada de la manera propuesta la frecuencia resultante será dividida para 2^n , dónde n es el número de Flip-Flop conectados en cascada, sin embargo para obtener divisores de frecuencia por valores distintos a potencias de 2, se utilizan contadores programables o divisores asincrónicos/sincrónicos con retroalimentación. Por ejemplo, un contador BCD (Binario Codificado Decimal) puede dividir la frecuencia por 10.

Una técnica común es utilizar un contador binario junto con una lógica de comparación que rese-tee el contador cuando alcance un valor determinado. Esto permite dividir la frecuencia por cualquier número entero N.

Referencias citadas en la Clase 13.

González, S., De Francisco, P., Padrah, Z., Vrana, J., Kellner, K., Salishhchev, A., & Otros. (2025). Simulador de circuitos SimulIDE. Simulador de circuitos SimulIDE. <https://github.com/KDE/ktechlab>

Definición de los términos citados en la Clase .

Máquina Secuencial: Una máquina secuencial (circuito secuencial) es un tipo de circuito digital cuyas salidas dependen no solo de las entradas actuales , sino también del estado interno o historia previa del sistema. A diferencia de los circuitos combinacionales, donde la salida se determina únicamente por el valor actual de las entradas, en una máquina secuencial existe un elemento de memoria que permite almacenar información sobre estados anteriores. Esto le otorga al circuito una capacidad de evolución en el tiempo y le permite realizar funciones más complejas como conteo, temporización, control de secuencias y almacenamiento de datos.

Flip-Flop: Un Flip-Flop es un circuito digital básico que puede almacenar un bit de información. Es un elemento fundamental en los sistemas digitales secuenciales, ya que permite el almacenamiento temporal de datos y la implementación de memoria en circuitos lógicos. A diferencia de los circuitos combinacionales, donde la salida depende únicamente de las entradas actuales, en los circuitos secuenciales la salida depende tanto de las entradas actuales como del estado anterior del sistema.



La excelencia no se improvisa

síguenos

